

Lernzettel

Timing-Grundlagen: Verzögerungen, Setup/Hold,
Takt-Skew und Leistungskennwerte

Universität: Technische Universität Berlin
Kurs/Modul: Technische Grundlagen der Informatik (TechGI) - Digitale Systeme
Erstellungsdatum: September 6, 2025



Zielorientierte Lerninhalte, kostenlos!
Entdecke zugeschnittene Materialien für deine Kurse:

<https://study.AllWeCanLearn.com>

Technische Grundlagen der Informatik (TechGI) - Digitale
Systeme

Lernzettel: Timing-Grundlagen: Verzögerungen, Setup/Hold, Takt-Skew und Leistungskennwerte

(1) Verzögerungen in digitalen Schaltungen.

Verzögerungen beschreiben, wie lange Signale vom Eingang bis zum Ausgang eines Pfades benötigen. Typische Größen sind:

$$t_{pd} = \text{Propagation Delay (Worst-Case)}, \quad t_{cd} = \text{Contamination Delay (Best-Case)}.$$

Gatter- und Pfad-Delays. In einer reinen Folge von Gattern gilt für einen Pfad:

$$t_{pd}^{\text{Pfad}} = \sum t_i^{\max}, \quad t_{cd}^{\text{Pfad}} = \sum t_i^{\min},$$

wobei t_i^{\max} bzw. t_i^{\min} die maximalen bzw. minimalen Verzögerungen des jeweiligen Gatter-Eintrags sind.

Clock-to-Q-Delay. Für ein Register gilt oft:

$$t_{clk2q} = \text{Zeit vom Clock-Edge am Eingang bis } Q\text{-Ausgangsänderung.}$$

Beispielhafte Größen. Für einen Pfad kann gelten:

$$t_{comb}^{\max} = \sum t_{Gate}^{\max}, \quad t_{comb}^{\min} = \sum t_{Gate}^{\min}.$$

(2) Setup- und Hold-Zeiten.

Setup- und Hold-Zeiten sichern die richtige Datendarbietung bei einer Taktung.

Setup-Zeit: Die Daten eines Pfades müssen vor dem auf dem Ziel-Register takt abgehaltenen Rand stabil sein. Für einen Register-zu-Register-Pfad gilt grob:

$$t_{clk2q} + t_{comb}^{\max} + t_{setup} \leq T + s,$$

mit

$$s = t_{clk,dest} - t_{clk,src} \quad (\text{Skew}).$$

Hold-Zeit: Die Daten bleiben nach dem Rand stabil. Dann gilt grob:

$$t_{clk2q} + t_{comb}^{\min} \geq t_{hold} + s.$$

Marginformeln.

$$M_{setup} = T + s - (t_{clk2q} + t_{comb}^{\max} + t_{setup}) \geq 0,$$

$$M_{hold} = t_{clk2q} + t_{comb}^{\min} - t_{hold} - s \geq 0.$$

(3) Takt-Skew.

Der Skew s beschreibt die Abweichung der Clock-Ankunft am Ziel- gegenüber dem Quell-Register:

- Positiver Skew ($s > 0$): Dest-Schaltung kommt später an. Erhöht den Setup-Spielraum, verschlechtert jedoch die Hold-Marge.

- Negative Skew ($s < 0$): Dest-Schaltung kommt früher an. Verschlechtert den Setup-Spielraum, verbessert die Hold-Marge.

(4) Leistungskennwerte digitaler Systeme.

Wichtige Kenngrößen zur Beurteilung von digitalen Systemen:

Dynamische Leistung:

$$P_{\text{dyn}} = \alpha C_L V^2 f,$$

wobei α der Aktivitätsfaktor, C_L die Lastkapazität, V die Versorgungsspannung und f die Taktrate ist.

Statische Leistung:

$$P_{\text{static}} = I_{\text{leak}} V.$$

Gesamtleistung:

$$P = P_{\text{dyn}} + P_{\text{static}}.$$

Energie pro Zyklus: Bei einer Periodenlänge $T = 1/f$ gilt

$$E_{\text{cycle}} = P T = \frac{P}{f}.$$

Energie pro logischer Operation (typisch, unter Annahme eines einzelnen Transitions-Event):

$$E_{\text{op}} \approx C_L V^2.$$

Power-Delay-Product (PDP):

$$\text{PDP} = P \cdot t_{\text{pd}}.$$

Hinweise zur Anwendung.

- Höhere Frequenzen erhöhen dynamische Leistung stark (durch f).
- Reduktion von Kapazität, Spannung oder Aktivität senkt P erheblich, oft unter Beachtung von Zuverlässigkeit.
- Skew-Management ist entscheidend für Takt-Timing; optimieren bedeutet oft verbesserte Margin, aber ggf. mehr Komplexität.

Beispielrechnung (kurz).

Gegeben: $t_{\text{clk2q}} = 0.25$ ns, $t_{\text{comb}}^{\text{max}} = 0.60$ ns, $t_{\text{setup}} = 0.15$ ns, Periode $T = 1.0$ ns, Skew $s = 0.05$ ns. Setup-Constraint prüft:

$$t_{\text{clk2q}} + t_{\text{comb}}^{\text{max}} + t_{\text{setup}} = 0.25 + 0.60 + 0.15 = 1.00 \text{ ns} \leq T + s = 1.05 \text{ ns}.$$

→ Setup-Marge $M_{\text{setup}} = 0.05$ ns ≥ 0 .

Hold-Constraint (Beispielwerte für Stabilität): $t_{\text{comb}}^{\text{min}} = 0.20$ ns, $t_{\text{hold}} = 0.10$ ns.

Prüfung:

$$t_{\text{clk2q}} + t_{\text{comb}}^{\text{min}} = 0.25 + 0.20 = 0.45 \text{ ns}$$

muss größer sein als $t_{\text{hold}} + s = 0.10 + 0.05 = 0.15$ ns. Das erfüllt die Hold-Anforderung; Hold-Marge $M_{\text{hold}} = 0.30$ ns ≥ 0 .