

Lernzettel

Endliche Automaten und Steuerwerke: Moore- vs.
Mealy-Modelle und Zustandsautomaten-Design

Universität:	Technische Universität Berlin
Kurs/Modul:	Rechnerorganisation
Erstellungsdatum:	September 20, 2025



Zielorientierte Lerninhalte, kostenlos!
Entdecke zugeschnittene Materialien für deine Kurse:

<https://study.AllWeCanLearn.com>

Rechnerorganisation

Lernzettel: Endliche Automaten und Steuerwerke: Moore- vs. Mealy-Modelle und Zustandsautomaten-Design

(1) Grundbegriffe

Ein endlicher Automat besteht aus einer endlichen Zustandsmenge, einem Eingabealphabet, einem Anfangszustand, einer Übergangsfunktion und ggf. einer Ausgangsfunktion. Für Moore- und Mealy-Modelle gelten zusätzlich Ausgabefunktionen.

Moore-Modell

Ein Moore-Automat M ist definiert durch

$$M = (S, I, O, \delta, \lambda, s_0),$$

mit

S endliche Zustandsmenge,
 I Eingabealphabet,
 O Ausgabemenge,
 $\delta : S \times I \rightarrow S$ Übergangsfunktion,
 $\lambda : S \rightarrow O$ Ausgabefunktion,
 $s_0 \in S$ Anfangszustand.

Die Ausgabe hängt also nur vom aktuellen Zustand ab.

Mealy-Modell

Ein Mealy-Automat N ist definiert durch

$$N = (S, I, O, \delta, \lambda, s_0),$$

mit

S endliche Zustandsmenge,
 I Eingabealphabet,
 O Ausgabemenge,
 $\delta : S \times I \rightarrow S$ Übergangsfunktion,
 $\lambda : S \times I \rightarrow O$ Ausgabefunktion,
 $s_0 \in S$ Anfangszustand.

Die Ausgabe hängt also von Zustand und aktuellem Eingabezeichen ab.

Unterschiede Moore vs. Mealy (knapp)

- Moore: Output ist zustandsabhängig, unabhängig vom aktuellen Eingang.
- Mealy: Output ist eingangsabhängig, direkt an Übergängen orientiert.

(2) Design-Ziele und Vorgehen

- Bestimme Eingabealphabet I und gewünschte Ausgaben O .
- Definiere die Zustandsmenge S sinnvoll, oft durch Zustandsabbildungen der Spezifikation.

- Lege die Übergangsfunktion δ fest (und optional die Ausgabefunktion λ).
- Verifiziere Korrektheit: Eingabefolgen erzeugen erwartete Ausgaben.
- Optimierte Größe der Zustandsmenge (Minimierung, Äquivalenzklassen).

(3) Beispiel: Paritätsdetektor (Moore-Modell)

Ziel: Bei einer Folge binärer Eingaben die Parität (gerade/ungerade Anzahl von Einsen) nach jedem Schritt als Ausgang liefern.

Zustände: P0 (Parität gerade), Ausgabe 0; P1 (Parität ungerade), Ausgabe 1.

Übergänge:

$$P0 \xrightarrow{0} P0,$$

$$P0 \xrightarrow{1} P1,$$

$$P1 \xrightarrow{0} P1,$$

$$P1 \xrightarrow{1} P0.$$

Ausgabe: $\lambda(P0) = 0, \lambda(P1) = 1$.

Zustands- Ausgabenkonfiguration: Mealy-Detektor

- Zustände: wie oben P0, P1.
- Übergänge mit Ausgaben, abhängig von Zustand und Eingabe:

$$P0 \xrightarrow{0} P0 \text{ mit Ausgabe } 0,$$

$$P0 \xrightarrow{1} P1 \text{ mit Ausgabe } 1,$$

$$P1 \xrightarrow{0} P1 \text{ mit Ausgabe } 1,$$

$$P1 \xrightarrow{1} P0 \text{ mit Ausgabe } 0.$$

(4) Vergleich Moore vs. Mealy in der Praxis

- Mealy-Automaten benötigen oft weniger Zustände für gleiche Funktionalität.
- Mealy-Ausgaben können direkt an Übergängen liegen, wodurch Verzögerungen geringer sein können.
- Moore-Ausgaben sind stabiler gegenüber kurzen Änderung der Eingabe (Output ändert sich nur bei Zustandswechsel).

(5) Vorgehen beim Zustandsautomaten-Design

- Spezifikation verstehen: gewünschte Folgen von Eingaben und Ausgaben.
- Zustände definieren: Sinnvolle Abstraktion der Speicherzustände.

- Übergänge festlegen: konsistent und unverwechselbar.
- Ausgaben festlegen: Moore oder Mealy entsprechend dem Anwendungsfall.
- Minimierung: Entferne redundante Zustände durch Äquivalenzbildung.
- Implementierung: Abbildung auf Registertransferebene oder Hardwarebeschreibungssprache.

(6) Mini-Übung

Skizziere einen einfachen Mealy-Automaten, der aus einer binären Eingabefolge die Folge der Bits ausgibt, die der Anzahl der Einsen so lange entspricht, bis zwei Einsen hintereinander erscheinen (Erkennung von "11"). Beschreibe Zustand, Übergänge und Ausgaben.

Hinweise zur Umsetzung in Hardware

- Zustandsdiagramme oder Tabellen helfen beim Verifizieren der Übergänge.
- Bei Mealy-Modellen sollten die Outputs direkt an Übergängen notiert werden.
- Für synchrone Systeme lohnt sich eine klare Taktflanke und Sequenzierung der Ausgaben.